

Prelegerea nr. 14

Sisteme de achiziție multicanal

Sistemele de achiziție multicanal sunt specifice aplicațiilor complexe, în sisteme cu un număr mare de semnale. Utilizarea a câte unui *SAD* monocanal pentru fiecare semnal analogic în parte se dovedește a fi costisitoare. Pentru a optimiza din punct de vedere tehnico-economic sistemul, unele elemente sunt distribuite între două sau mai multe surse de semnal analogic. Modul concret de structurare a *SAD* este dictat de caracteristicile specifice impuse.

SAD cu multiplexarea ieșirilor convertoarelor A/D

O soluție imediată de realizare a unui *SAD* multicanal ar fi utilizarea unui singur convertor *A/D*, cu multiplexarea analogică a semnalelor ce urmează a fi prelucrate. Soluția nu este convenabilă în aplicațiile de viteză, din cauza modului de lucru de tip serial. Scăderea costului convertoarelor *A/D* (integrate), impune din ce în ce mai mult soluția în care se utilizează câte un convertor *A/D* pentru fiecare semnal analogic de intrare. Structura unui *SAD* multicanal cu multiplexarea ieșirilor convertoarelor *A/D* cu un singur canal este prezentată în fig. 12.6.

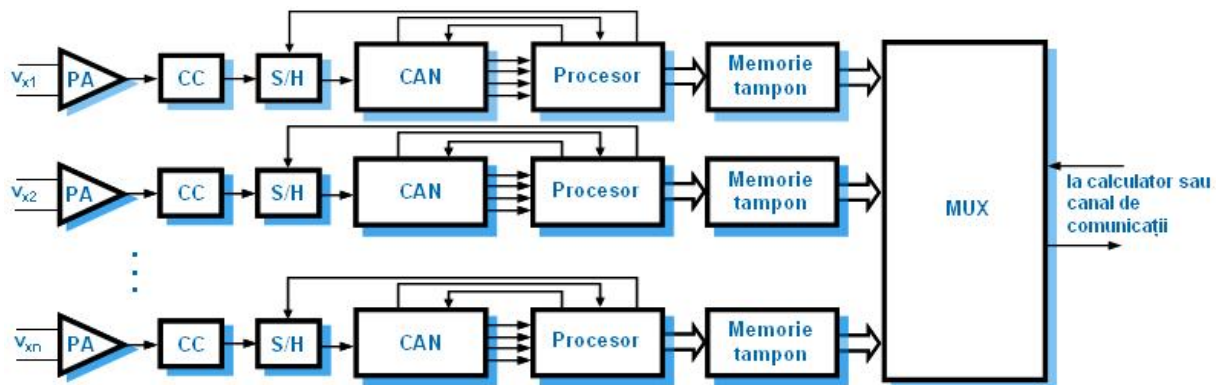


Figura 12.6

SAD prezentat are o structură complexă, fiind prevăzute facilități multiple de prelucrare a semnalului, atât pentru forma analogică, cât și pentru forma numerică. Pentru aceasta, pe fiecare canal, înaintea convertoarelor *A/D* (*CAN*) au fost prevăzute: circuite de preamplificare (*PA*), de condiționare a semnalelor (*CC*), precum și circuite de eșantionare-memorare (*S/H*). Datele numerice obținute în urma conversiei sunt supuse unor operațiuni de prelucrare locală cu ajutorul blocurilor procesoare aferente fiecărui canal.

Acest mod de tratare a problemei asigură toate avantajele prelucrării numerice a informației (viteză sporită, algoritmi complecși). După aceste operațiuni de prelucrare a semnalelor, informațiile sunt multiplexate (sub formă numerică) și transmise pe canalul de comunicații. Memoriile tampon asigură stocarea temporară a datelor ce urmează a fi transmise.

Structura *SAD* cu conversie paralel prezintă o serie de avantaje față de sistemele cu multiplexare analogică. Un prim avantaj îl reprezintă posibilitatea utilizării unor convertoare *A/D* mai lente, deci mai ieftine, chiar dacă se impune o rată ridicată de achiziție a informațiilor. Acest avantaj este conferit tocmai de prelucrarea paralel a informației.

Un al doilea aspect favorabil se referă la situația în care traductoarele din sistem sunt răspândite pe o arie mare (în mediu industrial). Prin utilizarea conversiei locale și

transmiterea rezultatelor sub formă numerică se asigură, după cum s-a mai arătat, o bună imunitate la perturbații.

Un alt treilea avantaj apare din ușurința de realizare a separării galvanice a sursei de semnal împreună cu convertorul A/D propriu de restul sistemului. Avantajul apare din modul concret de realizare a etajului izolație, care trebuie să fie de tip comutator cu izolație (pentru a permite transferul informației sub formă numerică), mult mai simplu decât un amplificator izolație (cu caracteristică liniară).

SAD multicanal cu conversie paralel prezintă și avantajul că pot include pe fiecare canal câte un bloc procesor local. În acest fel, există posibilitatea operării prealabile asupra datelor numerice ce urmează a fi multiplexate și transmise, stabilindu-se când și care dintre datele existente la un moment dat să fie transmise calculatorului central.

Această facilitate nu există în cazul sistemelor cu multiplexare analogică, deoarece calculatorul nu poate lua decizii până nu a recepționat datele transmise, ceea ce face decizia tardivă (canalul de comunicație a fost oricum ocupat de informația transmisă).

Evitarea transmiterii datelor redundante sau de mai mică importanță prezintă un interes deosebit în cazul în care canalul de comunicații este foarte încărcat (de exemplu în cazul transmiterii de informații de la navele spațiale către stațiile de urmărire a zborului cosmic de pe Pământ).

În fig. 12.7 se prezintă o configurație tipică pentru un sistem de achiziție multicanal cu convertoarele A/D amplasate direct lângă sursele de semnal.

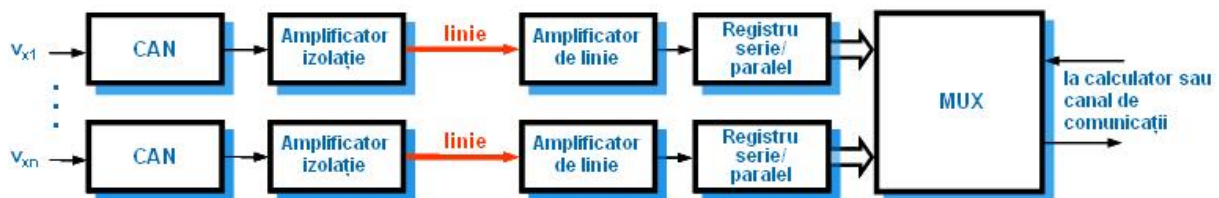


Figura 12.7

Pe fiecare canal pot exista circuite de preamplificare și condiționare a semnalelor, precum și circuite de eșantionare-memorare. Totodată, unul sau mai multe canale pot avea un număr de subcanale multiplexate secvențial, în special dacă acestea prelucrează semnale cu caracteristici apropiate.

Cum informațiile se consideră a fi transmise pe distanțe mari, la fiecare capăt de linie de transmisie este prevăzută câte un amplificator de linie ce are rolul de a refăce nivelul semnalelor.

Transmisia pe linie se face sub formă serială, ceea ce impune o deserializare înaintea multiplexării. Operațiunea este asigurată de un circuit convertor serie/paralel (de exemplu registru de deplasare). Și în acest caz apare posibilitatea unei separări galvanice ușoare a sistemului față de sursele de semnal și convertoarele A/D aferente.

O posibilitate modernă în acest sens o constituie cuplajul optic și transmiterea informației pe fibră optică. Soluția prezintă și avantajul unei imunități foarte ridicate la zgomot.

SAD cu multiplexarea ieșirilor din circuitele de eșantionare-memorare

Într-o serie de aplicații se pune problema achiziției simultane și într-un timp relativ scurt a semnalelor din toate punctele de măsurare. Acest mod de tratare a problemei permite analiza comparativă a valorilor obținute și extragerea anumitor corelații de interes pentru aplicație. Situații de acest tip se întâlnesc la cercetările seismice sau la încercările din tunelele aerodinamice. Pentru aceste categorii de aplicații se utilizează o structură de **SAD** de tipul celei prezentate în fig. 12.8:

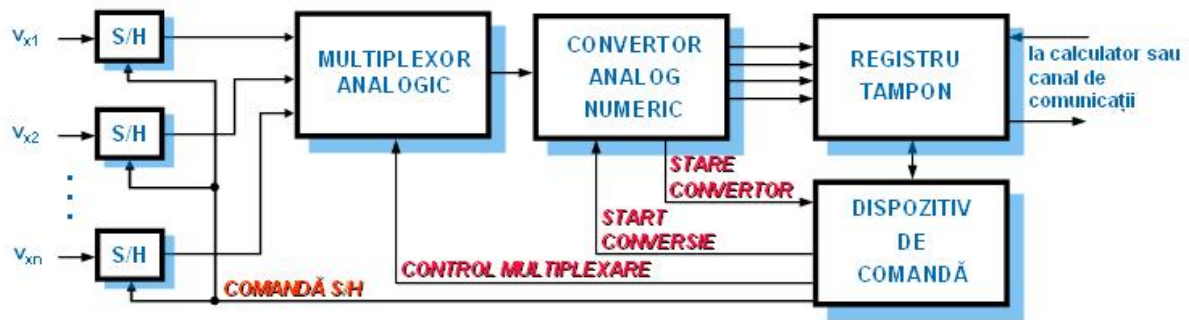


Figura 12.8

Sursele de semnal analogic sunt conectate fiecare la câte un circuit de eșantionare-memorare (*S/H*). Comanda de trecere în starea de memorare este dată simultan pentru toate circuitele de eșantionare-memorare. După această fază, ieșirile circuitelor de eșantionare-memorare sunt multiplexate la intrarea convertorului *A/D*. Regula de comutare a canalelor în vederea multiplexării poate fi de tip secvențial sau aleator.

Întrucât timpul de așteptare (în stare de memorare) în vederea conectării la intrarea convertorului *A/D* depinde de numărul canalelor, trebuie ca pe acest interval să nu se depășească degradarea admisibilă (BS_{min}). Problema este cu atât mai acută cu cât tratarea canalului se face mai târziu.

În unele sisteme se poate utiliza o structură ramificată, cu mai multe convertoare *A/D*. La intrarea fiecărui convertor se multiplexează ieșirile unui număr corespunzător de circuite de eșantionare-memorare, astfel încât să se poată asigura condiția de precizie pentru faza de memorare a circuitelor de eșantionare-memorare. Această variantă, corespunzând unei structuri de sistem serie-paralel, asigură și o viteză de lucru sporită față de cazul precedent (structură serie).

SAD cu multiplexarea intrărilor circuitelor de eșantionare-memorare

Această structură de *SAD* multicanal este dintre cele mai simple, fiind constituită pe baza unui *SAD* monocanal la care s-a prevăzut pe intrare un multiplexor analogic. Schema bloc corespunzătoare este prezentată în fig. 12.9:

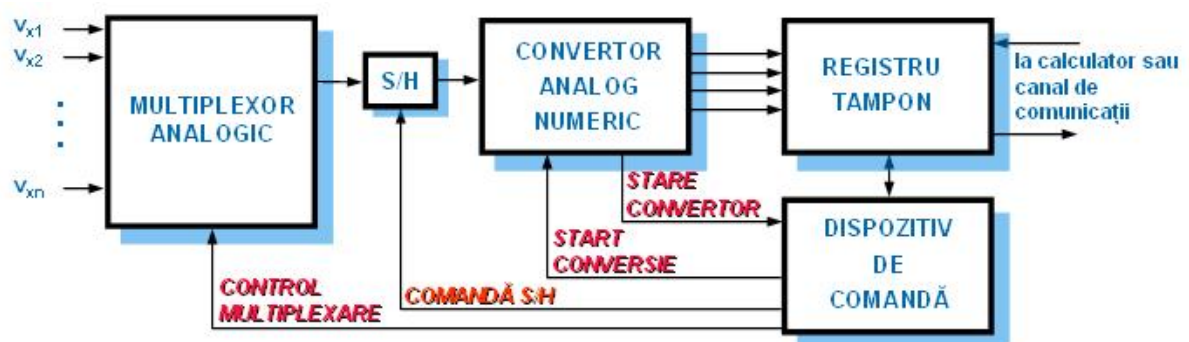


Figura 12.9

Semnalele analogice provenind de la mai multe surse sunt multiplexate la intrarea circuitului de eșantionare-memorare, care reține, de fiecare dată, valoarea unui eșantion în vederea conversiei. Structura relativ simplă asigură un preț de cost redus, informația fiind prelucrată în mod serial. Performanțele de viteză nu sunt din acest motiv deosebite, ca în cazul structurilor paralele.

Totuși, pentru a optimiza parametrul viteză de lucru, se procedează după cum urmează: pe durata desfășurării unui proces de conversie se comută intrarea în circuitul de eșantionare-

memorare la alt canal analogic de intrare, printr-o comandă adecvată dată multiplexorului. În acest fel au loc procesele tranzitorii de stabilire a multiplexorului simultan cu procesul de conversie a semnalului de la canalul anterior.

Procedeeul poate fi utilizat întrucât circuitul de eșantionare-memorare, în faza memorare, realizează întreruperea legăturii intrare-ieșire, modificările de semnal de intrare neafectând în niciun fel semnalul memorat și prezent la ieșire. La sfârșitul procesului de conversie, circuitul de eșantionare-memorare este comandat în starea de eșantionare pentru a prelua informația, deja stabilizată, de la intrarea sa, corespunzătoare următorului canal.

Pentru a avea o viteză acceptabilă de achiziție, chiar și cu această structură serială, se utilizează convertoare *A/D* rapide. Ținând seama de timpul de conversie specific acestor convertoare și de parametrii de comutație ai multiplexoarelor, viteza de lucru poate fi sporită, utilizând principiul menționat, cu câteva procente.

SAD cu multiplexarea semnalelor de nivel scăzut

Acest tip de aplicație corespunde celei mai simple structuri. În același timp însă, performanțele ce se obțin sunt cele mai modeste. În fig. 12.10 se ilustrează la nivel de schemă bloc un SAD cu multiplexarea semnalelor de nivel scăzut.

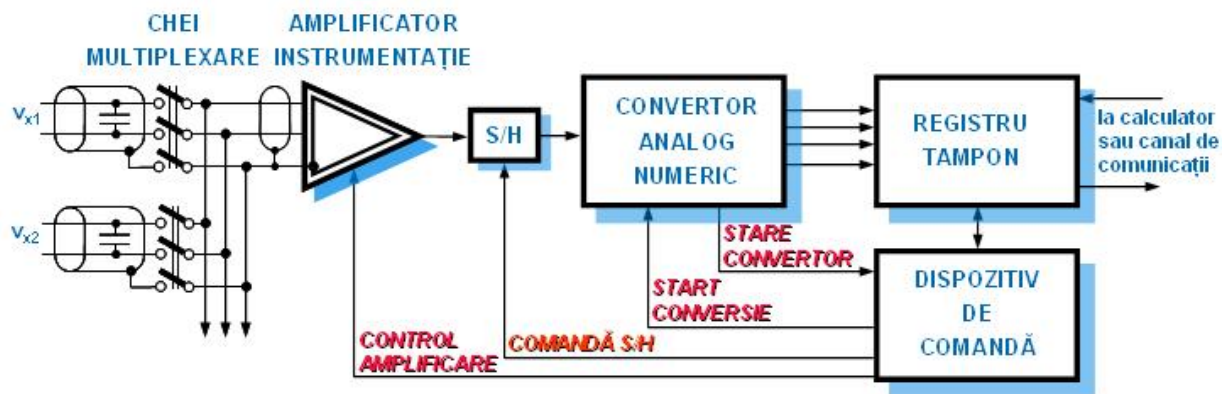


Figura 12.10

Simplificarea specifică acestei structuri constă în utilizarea unui singur amplificator instrumentație, comun tuturor canalelor, în loc de a folosi câte unul pe fiecare canal. Datorită acestei particularități, adesea se utilizează un amplificator instrumentație cu câștig programabil.

Acest fapt este impus de necesitatea utilizării cât mai eficiente a rezoluției convertorului, în condițiile în care gamele de variație a diferitelor semnale de intrare sunt (mult) diferite. Valoarea câștigului se stabilește pentru fiecare canal în parte astfel încât nivelul maxim al semnalului la intrarea convertorului *A/D* să fie cât mai apropiat de diapazonul de intrare al convertorului. Acest fapt asigură obținerea de biți (de rang superior) suplimentari.

Exemplu de analiză

Se consideră cazul unui convertor *A/D* cu rezoluția $n = 12$ biți, având diapazonul de intrare V_{FS} . Amplificatorul instrumentație cu câștig programabil are 32 (2^5) trepte egale de amplificare. La intrare se aplică un semnal care are limita superioară a domeniului de variație $V_{FS}/2^5$. În lipsa amplificatorului, pentru acest semnal vom avea întotdeauna primii 5 biți cei mai semnificativi egali cu 0, iar cuvântul de cod semnificativ se va exprima pe numai 7 biți. Aceasta semnifică o pierdere însemnată și nejustificată de rezoluție.

Pentru a utiliza integral cei 12 biți ai convertorului selectăm pentru amplificator valoarea $2^5 = 32$ a câștigului. În acest mod se realizează corect acordul între gama de variație a semnalului analogic și diapazonul de intrare al convertorului *A/D*.

Dacă nu am utiliza amplificatorul, dar s-ar impune totuși o rezoluție de 12 biți pentru exprimarea valorii semnalului, am fi obligați, cu datele inițiale ale problemei, să utilizăm un convertor de $12 + 5 = 17$ biți, din care primii 5 vor fi totdeauna 0, iar următorii 12 vor forma cuvântul de cod impus. Este clar că structura cu amplificator este mai accesibilă și mai ieftină decât cea cu convertor A/D de 17 biți. Putem deci concluziona că structura cu convertor A/D de 12 biți urmat de amplificator cu câștig programabil în 2^5 trepte este echivalentă cu un convertor de 17 biți. Evident, pentru buna funcționare a sistemului, trebuie ca erorile introduse de amplificator (datorită neliniarității, zgomotului, derivei, etc.) să nu depășească $\pm 1/2 BS_{min}$ al convertorului de 12 biți.

Multiplexarea semnalelor de intrare se face manual, cu ajutorul unor chei (de tip telefonic), ceea ce îl face utilizabil doar în aplicații de joasă frecvență.

Sistemul prezintă o serie de inconveniente provenind din multiplexarea unor semnale de nivel scăzut. Cum semnalul transmis de la diferite surse este de tip analogic și este de nivel scăzut, perturbațiile pot provoca neajunsuri însemnate. Trebuie luată în considerare și influența semnalului util, dar mai ales a perturbațiilor de mod comun, a unui canal asupra canalelor adiacente.

Este necesară ecranarea individuală a conductoarelor ce formează liniile de transmisie ale fiecărui canal, precum și utilizarea de filtre care să reducă efectul tensiunilor perturbatoare. Utilizarea filtrelor, care prin constantele de timp pe care le introduc întârzie stabilirea semnalului la valoarea finală, este posibilă totuși având în vedere faptul că aceste sisteme de achiziție se folosesc numai pentru aplicații lente.

RECAPITULARE

Pentru a înțelege și a rezolva (în mod minimal) problemele de analiză și sinteză în domeniul A.E.M.C. sunt necesare următoarele cunoștințe:

Teoria fundamentală a circuitelor electrice

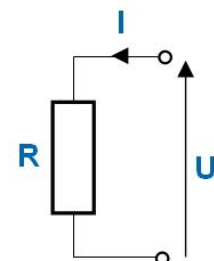
Legea lui Ohm

Legea lui Ohm se aplică pentru conductori electrice la capetele cărora se aplică tensiuni electrice. Legea lui Ohm spune că într-un circuit **intensitatea** (I) curentului electric este direct proporțională cu **tensiunea** (U) aplicată și invers proporțională cu **rezistența** (R) din circuit. Formula matematică a legii lui Ohm este:

$$I = \frac{U}{R}$$

unde:

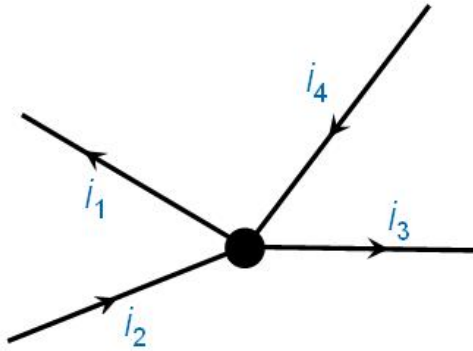
- I este intensitatea curentului, măsurată în amperi (A);
- U este tensiunea aplicată, măsurată în volți (V);
- R este rezistența circuitului, măsurată în ohmi (Ω).



Teoremele lui Kirchhoff

Teorema I (Legea nodurilor)

Suma algebrică a curenților ce intră sau ies dintr-un nod este nulă. Pentru curenții reprezentați în figură, Teorema I conduce la ecuația:



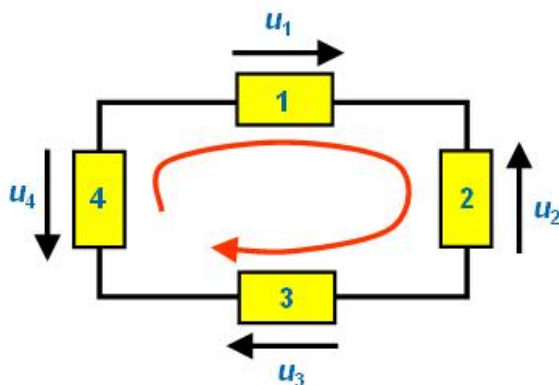
$$\sum_{k=1}^n i_k = 0$$

Pentru curenții reprezentați în figură, Teorema I conduce la ecuația:

$$-i_1 + i_2 - i_3 + i_4 = 0$$

Teorema a II-a (Legea ochiurilor)

Suma algebrică a tensiunilor de-a lungul oricărui ochi de circuit este nulă.



$$\sum_{k=1}^n u_k = 0$$

Cu sensurile de referință specificate în figura de mai sus și parcurgând ochiul în sensul acelor de ceasornic, Teorema a II-a a lui Kirchhoff conduce la ecuația:

$$u_1 - u_2 + u_3 - u_4 = 0$$

Teorema suprapunerii efectelor (superpoziției)

Teorema superpoziției se poate aplica pe orice circuit liniar.

Dacă există în circuit mai multe surse independente, tensiunile și curenții care rezultă din cauza fiecărei surse se pot determina separat, iar rezultatele se adună algebric.

Teorema eșantionării (Shannon)

Un semnal de variație continuă poate fi reprezentat de eșantioanele sale dacă:

$$f_e \geq 2 \cdot f_{\max}$$

unde:

- f_e - este frecvența de eșantionare;
- f_{\max} - frecvența maximă a armonicilor semnalului.

Amplificatoare

Modelul ideal liniar al amplificatorului operațional:

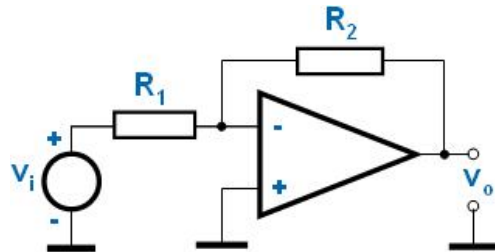
1. Potențialele bornelor de intrare egale: $V_+ = V_-$;
2. Curenții de intrare (polarizare) nuli: $I_{b+} = I_{b-} = 0$;
3. Impedanță de ieșire nulă: $R_O = 0$;
4. Câștig infinit în buclă deschisă: $G_0 = \infty$.

Funcționarea amplificatoarelor operaționale este descrisă (în regim staționar) de o caracteristică statică perfect liniară, ceea ce permite simplificarea semnificativă a analizei diferitelor configurații, prin utilizarea teoremei suprapunerii efectelor.

Aceste idealizări asigură o bună modelare a amplificatoarelor operaționale. Erorile care apar se datorează practic abaterii caracteristicilor reale față de cele ale modelului ideal și se pot studia cu ușurință (după determinarea caracteristicilor ideale). Folosind amplificatoare operaționale se pot realiza trei configurații de circuite amplificatoare.

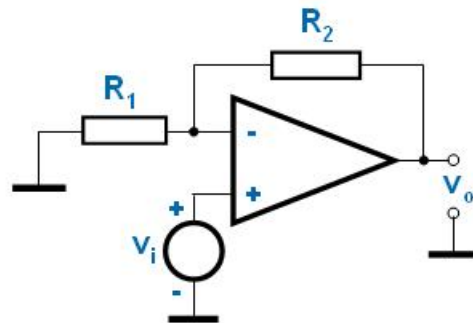
Expresia amplificării etajului inversor A_i :

$$A_i = \frac{V_0}{V_i} = -\frac{R_2}{R_1}$$



Expresia amplificării etajului neinversor A_n :

$$A_n = \frac{V_0}{V_i} = 1 + \frac{R_2}{R_1}$$

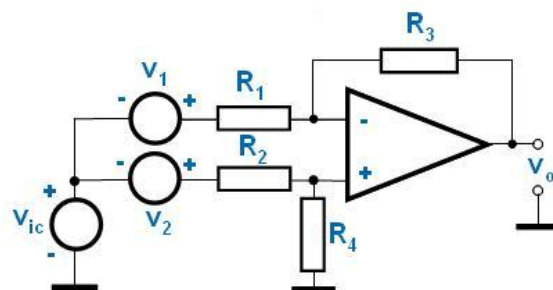


Expresia amplificării etajului diferențial A_d :

$$A_d = \frac{V_0}{V_2 - V_1} = \frac{R_3}{R_1}$$

dacă:

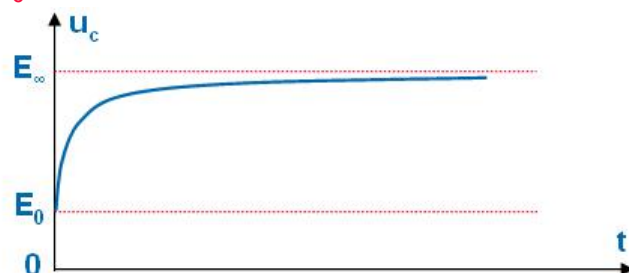
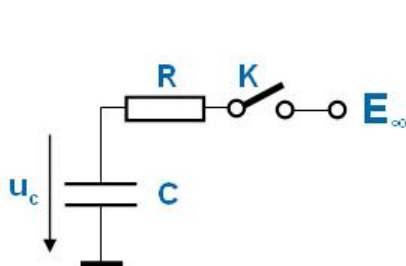
$$\frac{R_3}{R_1} = \frac{R_4}{R_2}$$



Diverse

Încărcarea unui condensator printr-o rezistență

Se consideră un circuit format dintr-un condensator C ce se încarcă de la o sursă de tensiune constantă E_∞ printr-o rezistență R . În momentul închiderii comutatorului K ($t=0$), condensatorul era încărcat la tensiunea E_0 .



Legea de variație în timp a tensiunii pe condensator este următoarea:

$$u_c(t) = E_\infty - (E_\infty - E_0) \cdot e^{-\frac{t}{R \cdot C}}$$

Caracteristica joncțiunii p-n

Funcționarea unei joncțiuni p-n polarizată direct este descrisă de relația:

$$i_f = I_0 \cdot \left(e^{\frac{v_f}{\eta \cdot V_T}} - 1 \right)$$

unde:

- i_f - curentul direct prin joncțiune;
- v_f - tensiunea directă pe joncțiune;
- I_0 - curentul invers de saturație al joncțiunii (tipic 10^{-14} A);
- η - coeficient de material, aproximativ 2 pentru joncțiuni cu siliciu;
- V_T - tensiunea termică.

unde T se exprimă în K (temperatura absolută).

$$V_T = \frac{kT}{q} \approx \frac{T}{11000}$$

Dacă se restrânge regiunea de funcționare a joncțiunii din punct de vedere al tensiunii directe v_f astfel încât să fie satisfăcută condiția:

$$e^{\frac{v_f}{\eta \cdot V_T}} \gg 1$$

ceea ce pentru siliciu reprezintă $v_f > 125$ mV, se obține dependența din relația:

$$i_f \approx I_0 \cdot e^{\frac{v_f}{\eta \cdot V_T}}$$

Tensiunea de saturație colector-emitor la tranzistorul bipolar

Tensiunea de saturație poate fi determinată cu ajutorul relației:

$$V_{\text{sat}} = \frac{kT}{q} \ln \frac{1}{\alpha_R}$$

unde:

- α_R reprezintă câștigul în curent inversat al tranzistorului.

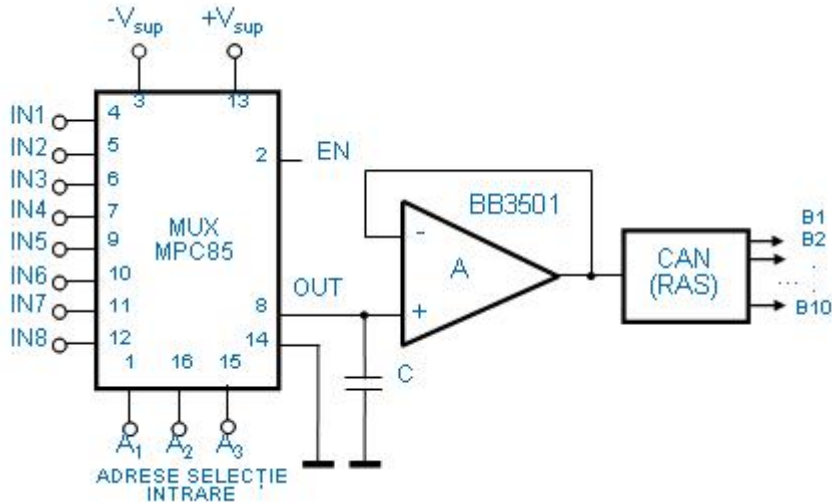
$$V_T = \frac{kT}{q} \approx \frac{T}{11000}$$

unde T se exprimă în K (temperatura absolută).

Pentru valorile uzuale ale curenților avem valoarea $\alpha_R < 0,5$ și rezultă la temperatura camerei $V_{\text{sat}} \cong 20$ mV.

Problemă rezolvată

Se realizează un sistem de achiziție de date multicanal cu multiplexarea intrării în circuitul de eșantionare-memorare, așa cum se prezintă în figură.



Se utilizează multiplexorul analogic de tip MPC 8S, iar amplificatorul operațional este de tipul BB 3501. În catalog se precizează următorii parametri:

Pentru circuitul MPC 8S:

- $R_{ON} = 1,8 \text{ k}\Omega$ (maxim);
- $R_{OFF} = 10^{11} \Omega$ (minim).

Pentru circuitul MPC 8S:

- $R_{ON} = 1,8 \text{ k}\Omega$ (maxim);
- $R_{OFF} = 10^{11} \Omega$ (minim).

Convertorul analog-numeric, de tipul cu registru cu aproximații succesive, funcționează cu un tact $T = 2,5 \mu\text{s}$ și are o rezoluție $n = 10$ biți. Diapazonul la intrare este $V_{FS} = 10 \text{ V}$.

Se cere:

1. Să se dimensioneze condensatorul C pentru situația în care eșantionarea durează un tact al convertorului analog-numeric.
2. Cu această valoare a condensatorului C , se asigură în faza de memorare condiția de funcționare fără erori a sistemului ?

Rezolvare

Pentru dimensionarea condensatorului C , trebuie ca pe durata unei conversii, eroarea totală a circuitului de eșantionare – memorare (în faza de eșantionare și în faza de memorare) să nu depășească eroarea de cuantificare a convertorului analog – numeric, BS_{\min} .

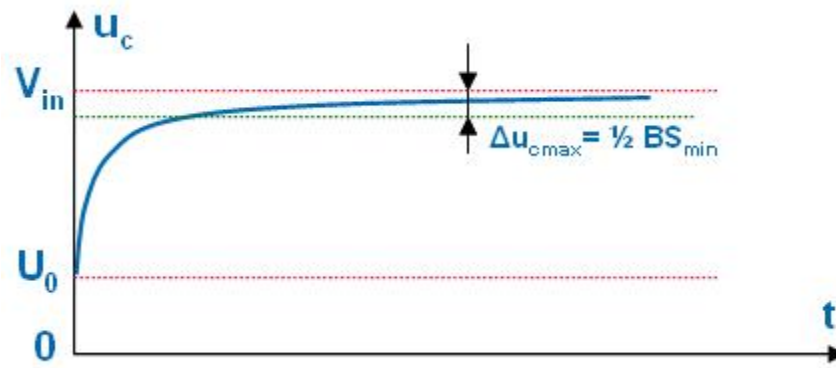
CAN este de tipul cu registru cu aproximații succesive, cu rezoluția de n biți, timpul de conversie total necesitând n tacte de perioadă T .

$$T_c = n \cdot T$$

Acest timp corespunde și fazei de memorare a circuitului de eșantionare – memorare realizat cu operaționalul A și condensatorul C .

Faza de eșantionare durează un tact de la CAN, adică T (în acest interval de timp se realizează resetarea registrului cu aproximații succesive în așteptarea unei noi conversii).

Pentru a nu fi depășită eroarea totală BS_{\min} , vom repartiza uniform $\frac{1}{2} BS_{\min}$ în faza de eșantionare și $\frac{1}{2} BS_{\min}$ în faza de memorare.



În faza de eșantionare, condensatorul C se încarcă prin multiplexor (prin rezistența R_{ON} a canalului selectat) de la o sursă de tensiune V_{in} . Eroarea de încărcare $\Delta u_{c \max}$ nu trebuie să depășească $\frac{1}{2} BS_{\min}$:

$$\Delta u_{c \max} \leq \frac{1}{2} BS_{\min}$$

unde:

$$\Delta u_c = V_{in} - u_c$$

$$BS_{\min} = \frac{V_{FS}}{2^n}$$

(Δu_c este diferența între tensiunea de intrare V_{in} și tensiunea de pe condensator, u_c).

Legea de variație în timp a tensiunii pe condensator are următoarea formă generală:

$$u_c(t) = E_{\infty} - (E_{\infty} - E_0) \cdot e^{-\frac{t}{R \cdot C}}$$

Considerând că încărcarea condensatorului începe de la valoarea 0 ($E_0=0$) și observând că $E_{\infty} = V_{in}$, tensiunea pe condensator respectă legea:

$$u_c(t) = V_{in} \cdot \left(1 - e^{-\frac{t}{R_{ON} \cdot C}} \right)$$

Deci:

$$\Delta u_c(t) = V_{in} \cdot e^{-\frac{t}{R_{ON} \cdot C}}$$

Eroarea maximă poate apărea la capătul superior al tensiunii, când:

$$V_{in} = V_{FS}$$

ceea ce înseamnă că, la limită:

$$\Delta u_{c \max}(t) = V_{FS} \cdot e^{-\frac{t}{R_{ON} \cdot C}}$$

Pe durata eșantionării ($t = T$) rezultă:

$$\Delta u_{c \max} = V_{FS} \cdot e^{-\frac{T}{R_{ON} \cdot C}}$$

Din condiția de eroare:

$$\Delta u_{c\max} = (1/2) \cdot BS_{\min}$$

$$V_{FS} \cdot e^{-\frac{T}{R_{ON} \cdot C}} = \frac{1}{2} \cdot \frac{V_{FS}}{2^n} \Rightarrow e^{-\frac{T}{R_{ON} \cdot C}} = 2^{-(n+1)}$$

logaritmăm și obținem:

$$e^{-\frac{T}{R_{ON} \cdot C}} = 2^{-(n+1)}$$

$$-\frac{T}{R_{ON} \cdot C} = -(n+1) \cdot \ln 2 \Rightarrow C = \frac{T}{(n+1) \cdot R_{ON} \cdot \ln 2}$$

Numeric:

$$C = \frac{T}{(n+1) \cdot R_{ON} \cdot \ln 2} = \frac{2,5 \cdot 10^{-6}}{(10+1) \cdot 1,8 \cdot 10^3 \cdot \ln 2} = 1,821 \cdot 10^{-10} \Rightarrow C = 180 pF$$

În faza de memorare, condensatorul C se descarcă pe rezistența de intrare R_{in} (intrarea neinversoare) a amplificatorului operațional în paralel cu rezistența R_{OFF} a multiplexorului. Eroarea la descărcarea condensatorului nu trebuie să depășească jumătate din BS_{\min} pe durata memorării, repartizată pe durata unei conversii. Descărcarea se face spre valoarea 0 și ecuația poate fi scrisă astfel:

$$u_c(t) = E_{\infty} - (E_{\infty} - E_0) \cdot e^{-\frac{t}{R \cdot C}}$$

În cel mai defavorabil caz: $E_0 = V_{FS}$, $E_{\infty} = 0$

$$u_c(t) = V_{FS} \cdot e^{-\frac{t}{R_d \cdot C}}$$

Rezistența de descărcare:

$$R_d = R_{in} \parallel R_{OFF}$$

Pe durata de memorare T_M :

$$T_M = n \cdot T = T_c$$

$$\Delta u_{c\max}(T_M) = V_{FS} \left(1 - e^{-\frac{n \cdot T}{R_d \cdot C}} \right)$$

$$V_{FS} \cdot \left(1 - e^{-\frac{n \cdot T}{R_d \cdot C}} \right) \leq \frac{1}{2} \cdot \frac{V_{FS}}{2^n} \Rightarrow 1 - e^{-\frac{n \cdot T}{R_d \cdot C}} \leq 2^{-(n+1)}$$

Verificăm dacă ultima condiție este valabilă:

$$1 - e^{-\frac{n \cdot T}{R_d \cdot C}} \leq 2^{-(n+1)} \Rightarrow 1 - 2^{-(n+1)} \leq e^{-\frac{n \cdot T}{R_d \cdot C}}$$

Logaritmăm și obținem:

$$-\frac{n \cdot T}{R_d \cdot C} \geq \ln \left[1 - 2^{-(n+1)} \right] \Rightarrow \frac{n \cdot T}{R_d \cdot C} \leq -\ln \left[1 - 2^{-(n+1)} \right]$$

Numeric:

$$R_d = R_{in} \parallel R_{OFF} = 10^{11} \parallel 10^{11} = 0,5 \cdot 10^{11} = 5 \cdot 10^{10} \Omega$$

$$\frac{n \cdot T}{R_d \cdot C} \leq -\ln \left[1 - 2^{-(n+1)} \right]$$

$$\frac{n \cdot T}{R_d \cdot C} = \frac{10 \cdot 2,5 \cdot 10^{-6}}{5 \cdot 10^{10} \cdot 180 \cdot 10^{-12}} = \frac{25}{5 \cdot 1,8} \cdot 10^{-6} = 2,777 \cdot 10^{-6} = k_1$$

$$-\ln \left[1 - 2^{-(n+1)} \right] = -\ln \left[1 - 2^{-(10+1)} \right] = 4,884 \cdot 10^{-4} = k_2$$

Se observă că se respectă inegalitatea:

$$k_1 < k_2$$

Condiția fiind îndeplinită, sistemul de achiziție de date permite realizarea conversiei analog – numerice pe $n = 10$ biți.