

Capitolul 5

SURSE CU ABSORBȚIE SINUSOIDALĂ DE CURENT ȘI CU FACTOR DE PUTERE RIDICAT

5.1. Generalități

În cazul în care consumatorii de energie electrică absorb din rețea curenți cu un conținut ridicat în armonici sau realizează un schimb important de putere reactivă cu rețeaua, are loc poluarea electrică a rețelei de alimentare. Această poluare determină o creștere a pierderilor pe linia de transport, precum și, în cazul absorbției de curenți nesinusoidali, o alterare a tensiunii de la bornele consumatorilor învecinați. Este posibilă, de asemenea, apariția unor supratensiuni ca urmare a unor fenomene de rezonanță, precum și a interferențe cu linii de telecomunicații.

Indiferent de cauzele care produc poluarea rețelei, efectul acesteia îl constituie reducerea factorului de putere, care, în cazul general, se definește prin relația:

$$FP = \frac{P_1}{S_1} \quad (5.1)$$

în care P_1 este puterea activă, iar S_1 este puterea aparentă la bornele receptorului. Într-un circuit monofazat, presupunând tensiunea rețelei perfect sinusoidală, cele două puteri sunt:

$$P_1 = V_1 I_{11} \cos \varphi_1, \quad S_1 = V_1 I_{1rms} \quad (5.2)$$

în care V_1 este valoarea efectivă a tensiunii de rețea, I_{11} valoarea efectivă a fundamentalei curentului absorbit, φ_1 defazajul dintre fundamentala curentului și tensiunea de rețea, iar I_{1rms} este valoarea efectivă a curentului absorbit de la rețea. Introducând (5.2) în (5.1), obținem:

$$FP = \frac{I_{11}}{I_{rms}} \cos \varphi_1 \quad (5.3)$$

Relația (5.3) arată că, pentru creșterea factorului de putere, este necesar ca forma de undă a curentului absorbit să se apropie de o sinusoidă, iar defazajul curentului față de tensiune să fie cât mai mic. Poluarea rețelelor de alimentare produse de convertoarele statice de putere este cunoscută de mult și, la mare putere, pentru evitarea sa se folosesc filtrele.

În ultima perioadă, numărul echipamentelor electrocasnice și al calculatoarelor personale a crescut într-un ritm accentuat. Deși sunt receptori de mică putere, puterea lor totală nu mai poate fi neglijată. A fost necesară conceperea unor surse de alimentare, pentru acești receptori, care să fie nepoluante. La mică și medie putere s-a impus soluția surselor cu absorbție sinusoidală de curent și factor de putere ridicat. Acestea folosesc ca unic sau sau prim etaj un corector al factorului de putere, notat prescurtat PFC (Power Factor Correction). Tensiunea la ieșirea acestui etaj, deși stabilizată, este mai mare decât amplitudinea tensiunii de rețea. Dacă sunt necesare tensiuni continue de alimentare de valori mai reduse, se impune folosirea unui al doilea etaj, care, cel mai adesea, este un convertor coborâtor de curent continuu cu separare galvanică.

5.2. PFC care utilizează comanda prin controlul valorii medii a curentului absorbit

Schema de principiu a circuitului corector al factorului de putere care utilizează comanda prin controlul valorii medii a curentului absorbit este dată în Fig.5.1. Circuitul de forță este, de fapt, un convertor ridicător de c.c. alimentat cu o tensiune obținută de la un redresor în punte, nefiltrată, condensatorul de filtraj, C_e , fiind mutat la ieșirea convertorului. Tranzistorul Q se comandă la frecvență constantă, fixată de un oscilator de tensiune în dinți de ferăstrău. Frecvența oscilatorului este ridicată, situată în gama 20 – 300 kHz. Factorul de umplere al impulsurilor de comandă se modifică automat, astfel încât curentul mediu prin inductor să aibă forma dorită. Dacă această formă de undă ar corespunde unui curent ce parcurge o rezistență conectată la bornele unei punți redresoare, atunci curentul absorbit de la rețea ar fi sinusoidal și în fază cu tensiunea rețelei, adică s-ar obține un factor de putere de valoare foarte mare. Așadar, forma de undă a curentului dorit repetă la altă scară forma de undă a tensiunii redresate v_d , care, de fapt, și este folosită în acest scop. Circuitul de comandă al etajului PFC are ca bloc central un regulator de curent al cărui amplificator de eroare este notat în Fig. 5.1 cu AEC. La intrarea neinvertorare a

amplificatorului, se aplică curentul de referință i_L^* , având forma de undă similară cu v_d , deci este dat de ecuația:

$$i_L^* = \sqrt{2}I_1|\sin \omega t| \quad (5.4)$$

O problemă foarte importantă este fixarea corectă a amplitudinii curentului $\sqrt{2}I_1$.

La intrarea inversoară a amplificatorului AEC, se aplică tensiunea de pe rezistorul R_0 , folosit ca traductor al curentului i_L ce parcurge inductorul. Tensiunea de la ieșirea AEC, împreună cu tensiunea în dinți de ferăstrău de la

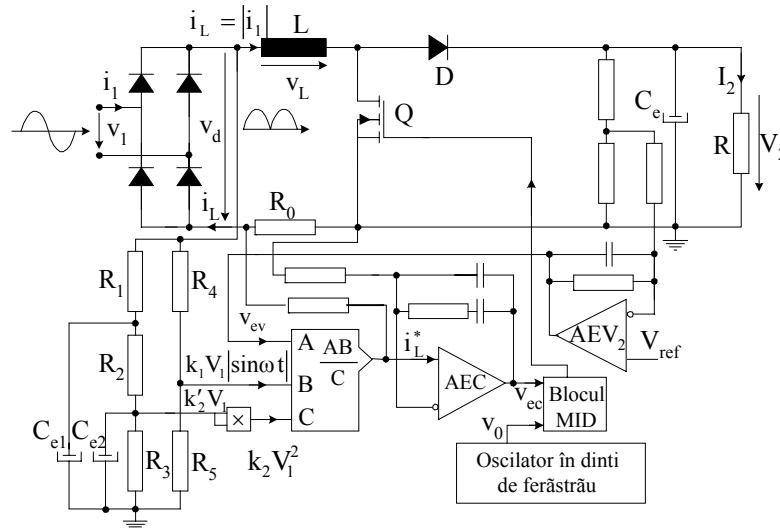


Fig. 5.1. Circuitul corector al factorului de putere care utilizează comanda prin controlul valorii medii a curentului absorbit.

un oscilator, se aplică blocului MID. Acesta furnizează impulsuri de comandă tranzistorului comutator Q. Frontul crescător al acestor impulsuri se produce pe frontul căzător al tensiunii în dinți de fierăstrău. Acesta este și momentul intrării în conducție al lui Q. Frontul căzător al impulsului de comandă, adică momentul blocării lui Q, se petrece în momentul în care rampa dintelui de ferăstrău egalează tensiunea de la ieșirea amplificatorului de eroare pentru reglarea curentului, AEC.

Formele de undă ale mărimilor care intervin la acest tip de circuit PFC sunt date în Fig. 5.2. Pe axa timpului, au fost marcate intervalele în care tranzistorul Q se află în conducție. Întrucât frecvența de lucru este ridicată,

putem presupune că pe, o perioadă T , tensiunea de rețea este constantă și are valoarea:

$$v_{dk} = \sqrt{2}V_1 |\sin \omega t_k|, \quad t_k = (k-1)T + \frac{T}{2}, \quad v_{dk} \approx \text{const} \quad (5.5)$$

Neglijând tensiunea la conducție pe Q și tensiunea pe R_0 , pe durata cât Q conduce putem scrie relația:

$$L \frac{di_L}{dt} \cong v_{dk} \left(\frac{\Delta i_L}{\Delta t} \right)_k \cong \frac{v_{dk}}{L} \quad (5.6)$$

Cât timp tranzistorul Q este blocat, curentul i_L se încheie prin dioda D și circuitul de sarcină, deci:

$$L \frac{di_L}{dt} \cong -(V_2 - v_{dk}), \quad - \left(\frac{\Delta i_L}{\Delta t} \right)_k \cong \frac{V_2 - v_{dk}}{L} \quad (5.7)$$

Variațiile curentului prin inductor sunt cvasiliniare.

Se observă acum clar de ce tensiunea de ieșire V_2 trebuie să fie mai mare decât amplitudinea tensiunii rețelei de c.a.. În caz contrar, n-ar exista posibilitatea scăderii curentului i_L pe toate perioadele și funcționarea ar fi alterată. Din relațiile (5.6) și (5.7), rezultă că panta de creștere a curentului este cu atât mai mare cu cât tensiunea v_d este mai mică, iar panta de scădere a curentului este cu atât mai mică cu cât tensiunea v_d este mai mare.

În aceleași ipoteze simplificatoare riplul curentului prin inductor în perioada k este:

$$\Delta i_L = \frac{v_{dk}}{L} d_k T = \frac{v_{dk}}{Lf} d_k \quad (5.8)$$

d_k fiind factorul de umplere al impulsurilor de comandă a tranzistorului Q în perioada k . Pe de altă parte, circuitul de forță are o configurație de convertor ridicător:

$$\frac{V_2}{v_{dk}} = \frac{1}{1-d_k}, \quad d_k = 1 - \frac{v_{dk}}{V_2} \quad (5.9)$$

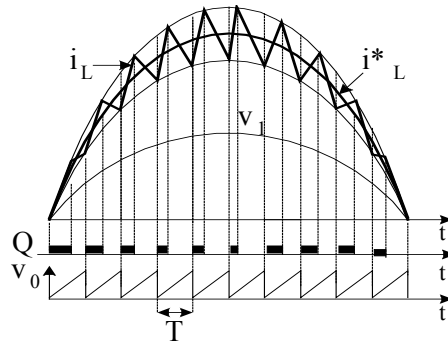


Fig.5.2. Formele de undă ale mărimilor care intervin în controlul valorii medii a curentului absorbit.

Introducând (5.9) în (5.8) obținem:

$$\Delta i_L = \frac{v_{dk}}{Lf} \left(1 - \frac{v_{dk}}{V_2} \right) \quad (5.10)$$

Maximul acestui riplu se obține pentru $v_{dk} = \frac{V_2}{2}$ și are valoarea:

$$(\Delta i_L)_{\max} = \frac{V_2}{4Lf} \quad (5.11)$$

Relația (5.11) poate fi folosită pentru dimensionarea inductorului.

Pentru proiectarea circuitului magnetic al inductorului, este necesară cunoașterea curentului maxim prin inductor. Acest curent, I_{LM} , se obține atunci când $v_{dk} = \sqrt{2}V_1$, care, introdus în (5.10), ne conduce la:

$$\Delta i'_L = \frac{\sqrt{2}V_1}{Lf} \left(1 - \frac{\sqrt{2}V_1}{V_2} \right) \quad (5.12)$$

$$I_{LM} = \sqrt{2}I_1 + \frac{1}{2}\Delta i'_L = \sqrt{2}I_1 + \frac{\sqrt{2}V_1}{2Lf} \left(1 - \frac{\sqrt{2}V_1}{V_2} \right) \quad (5.13)$$

Revenind acum la generarea curentului i_L^* dat de relația (5.4) și presupunând un curent absorbit de la rețea perfect sinusoidal și în fază cu tensiunea rețelei, egalitatea puterilor de la intrare și ieșire va fi dată de ecuația:

$$V_1 I_1 = V_2 I_2, \quad \sqrt{2}I_1 = \frac{\sqrt{2}V_2 I_2}{V_1}, \quad i_L^* = \frac{\sqrt{2}V_2 I_2}{V_1} |\sin \omega t| \quad (5.14)$$

Drept măsură a puterii de ieșire $V_2 I_2$, se folosește tensiunea de la ieșirea unui al doilea amplificator de eroare, v_{ev} , care este inclus în bucla de reglare automată a tensiunii de ieșire V_2 . Revenind la Fig. 5.1, se constată că, folosind divizorul $R_1 - R_3$ și condensatoarele C_{e1} și C_{e2} , se obține la bornele rezistorului R_3 o tensiune proporțională cu V_1 . Această tensiune este ridicată la pătrat și apoi aplicată la intrarea demultiplicatoare C a blocului multiplicator.

Pe de altă parte, folosind divizorul $R_4 - R_5$, se aplică, la intrarea multiplicatoare B, o tensiune proporțională cu v_d . La cealaltă intrare multiplicatoare, se aplică tensiunea de la ieșirea amplificatorului de eroare AEV_2 . Semnalul de la ieșirea etajului multiplicator va fi:

$$i_L^* = \frac{AB}{C} = \frac{v_{ev} k_1 V_1 |\sin \omega t|}{k_2 V_1^2} = \frac{k_3 v_{ev}}{V_1} |\sin \omega t| \quad (5.15)$$

Folosirea tensiunii v_{ev} în locul puterii de ieșire $V_2 I_2$ este justificată de următorul raționament. Dacă puterea disipată la ieșire crește, tensiunea V_2 va avea

tendințe să scadă, deci tensiunea de la ieșirea amplificatorului de eroare, v_{ev} , va crește având ca efect creșterea amplitudinii curentului i_L^* . În regim staționar, puterile de la intrare și ieșire sunt egale.

Avantajele acestui tip de PFC sunt:

- frecvența de funcționare este constantă;
- interferențele influențează puțin funcționarea circuitului;
- curentul absorbit este aproape sinusoidal, fără deformări supărătoare la trecerile prin zero.

Printre dezavantaje, enumerăm:

- este necesară folosirea unui traductor de curent;
- necesită două bucle de reglare;
- necesită un bloc de ridicare la pătrat și unul multiplicator, care conduc la scumpirea circuitului de comandă.

Fiind o soluție destul de răspândită, numeroase firme au realizat circuite integrate specializate de acest tip de comandă, printre care amintim Unitrode UC 3854, Siemens TDA 4815, TDA 4819, Toshiba TA 2810, SGS Thomson L 4981.

Se prezintă, în continuare, circuitul integrat UC 3854, a cărui schemă bloc este dată în Fig. 5.3 împreună cu perifericele necesare unei funcționări corecte. Aproape în totalitate s-au păstrat notațiile din catalogul firmei. Se întâlnesc și la acest integrat multe din facilitățile integratului TDA 1060, descris în capitolul anterior. De aceea, el va fi prezentat mai sumar.

Astfel, comparatorul cu histerezis Comp.1 este folosit pentru sesizarea scăderii tensiunii de alimentare sub 10 V. Revenirea la funcționarea normală se face atunci când tensiunea V_{cc} de la pinul 15 crește peste 16V. Bascularea lui Comp.1 din „1” în „0” logic determină înhibarea celor două porți ȘI. Poarta inversoare N_1 comută și saturează pe Q_1 , care va descărca condensatorul de pornire lină C_{SS} . Tranzistorul Q_2 se saturează și el și reduce la aproximativ 0,8V potențialul de la intrarea neinversoare a amplificatorului de eroare din bucla de stabilizare a tensiunii V_2 , notată în Fig. 5.3 cu VEA (Voltage Error Amplifier). Înhibarea porții AND₂ produce dispariția impulsurilor de comandă ale tranzistorului comutator Q. La revenirea tensiunii V_{cc} peste 16V, sau în momentul pornirii, Q_1 se blochează, iar C_{SS} se încarcă cu un curent constant de 7uA. Dacă $C_{SS} = 1\mu F$, panta de creștere a tensiunii la pinul 13 va fi de 7V/s, deci tensiunea de ieșire și curentul absorbit vor crește lin în aproximativ 1,1 s, după care se va intra în funcționare normală. Cel de al doilea comparator cu histerezis, Comp.2, este un comparator de validare a funcționării. Acesta comută direct pentru o tensiune la pinul 10 de peste 2,5V și comută invers dacă această tensiune scade sub 2,25V. Comparatorul poate fi folosit atât pentru pornire și

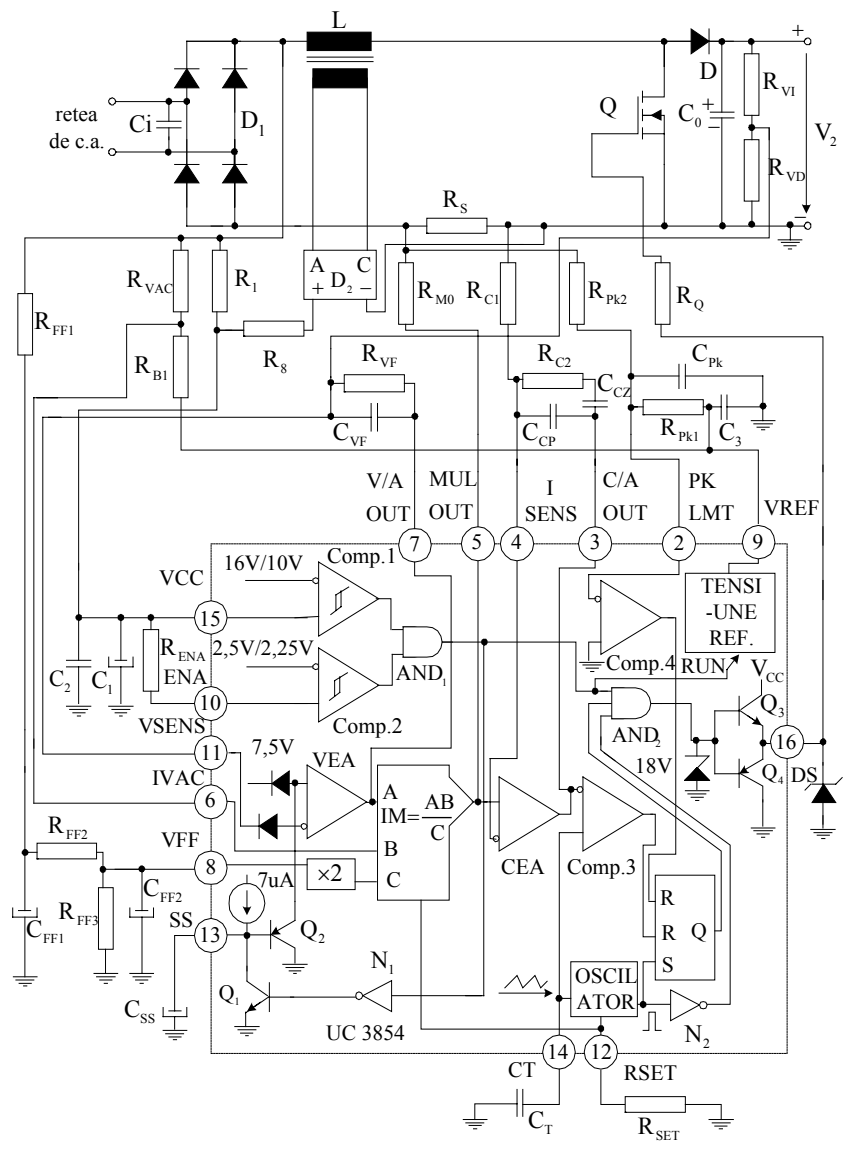


Fig. 5.3. Schema bloc a circuitului integrat UC3854 împreună cu perifericele necesare și cu circuitul de forță al PFC.

oprire de la distanță, cât și pentru o eventuală protecție (de supratensiune, contra saturării miezului, de supracurent etc.). Asupra integratului Comp.2 acționează exact ca și Comp.1. Dacă el nu este folosit, cum este cazul în Fig. 5.3, pinul ENA (Enable) se leagă printr-o rezistență la Vcc.

Tensiunea continuă proporțională cu amplitudinea tensiunii de intrare se aplică la pinul 8 și este notată cu V_{FF} (feed forward). Este o acțiune similară cu cea a legăturii directe la tensiunea de intrare întâlnită la TDA 1060. Toate comparatoarele care intervin în obținerea tensiunii V_{FF} sunt notate cu indicii FF din același motiv. Tensiunea V_{FF} se ridică la pătrat printr-un bloc cvadrator și apoi se aplică la intrarea C a etajului multiplicator.

La intrarea B a multiplicatorului (pinul 6), se aplică tensiunea de la ieșirea punții D_1 , divizată cu divizorul R_{VAC} , R_{B1} . La intrarea A a multiplicatorului, se aplică tensiunea furnizată de amplificatorul de eroare VEA. Drept traductor al tensiunii V_2 , se folosește divizorul R_{V1} , R_{VD} . Tensiunea pe R_{VD} se aplică la intrarea inversoare a lui VEA, la pinul 11, notat cu V_{SENS} deoarece traductor în engleză se numește „sensor”.

Amplificatorul de eroare pentru bucla de control al curentului este notat cu CEA (current error amplifier). La intrarea neinversoare a CEA, se aplică tensiunea de la ieșirea blocului multiplicator, iar la intrarea inversoare, conectată la pinul 4 notat I_{SENS} , se aplică tensiunea de pe traductorul de curent R_S .

Blocul oscilator în dinți de ferăstrău are o construcție similară cu cea descrisă la circuitul TDA 1060. Frecvența sa de oscilație se prescrie prin perifericele R_{SET} și C_T . De fapt, prin rezistența R_{SET} se fixează curentul de încărcare a condensatorului C_T . Pentru calculul frecvenței, se poate folosi relația:

$$f = \frac{1,25}{R_{SET} C_T} \quad (5.16)$$

Tensiunea în dinți de ferăstrău de la oscilator, împreună cu tensiunea de la ieșirea amplificatorului CEA, se aplică blocului MID. Acest bloc este format din comparatorul Comp.3, un bistabilul R-S, poarta inversoare N_2 și poarta AND_2 . Oscilatorul mai furnizează la o ieșire a sa un puls având durata egală cu cea a frontului căzător tensiunii în dinți de ferăstrău. Acest impuls setează bistabilul, dar poarta AND_2 va fi validată numai după dispariția impulsului. În momentul în care tensiunea pe C_T egalează tensiunea de la ieșirea CEA, comparatorul Comp.3 basculează în „1” logic, comandând resetul bistabilului și inhibarea porții AND_2 .

Poarta AND_2 comandă etajul de ieșire al integratului realizat cu tranzistoarele Q_3 , Q_4 . Nivelul tensiunii la ieșirea 16 este limitat intern la 18V printr-o diodă Zener. Protecția la supracurent este asigurată prin intermediul

comparatorului Comp.4 , a cărui intrare neinversoare este legată la masă. Intrarea inversoare este legată la pinul 2, denumit PK LMT (Peak Current Limit). Divizorul R_{PK1} , R_{PK2} se leagă cu un capăt la V_{REF} și cu celălalt la traductorul de curent R_S . Potențialul pinului 2 față de masă este:

$$V_2 = \frac{R_{PK2}V_{REF} - R_{PK1}R_S I_L}{R_{PK1} + R_{PK2}} \quad (5.17)$$

acest potențial fiind în general pozitiv, astfel că ieșirea lui Comp.4 este în „0” logic. În momentul în care amplitudinea curentului prin inductor depășește valoarea de vârf $I_{L,PK}$, dată de relația :

$$R_{PK1}R_S I_{L,PK} \geq R_{PK2}V_{REF} \quad (5.18)$$

comparatorul Comp.4 basculează cu ieșirea în „1” logic, determinând resetarea bistabilului MID. Funcția de resetare este preluată de Comp.4, care va micșora factorul de umplere al impulsurilor de comandă, astfel încât să nu se depășească valoarea maximă a curentului prin inductor.

Pentru alimentarea integratului, s-a folosit o înfășurare cuplată magnetic cu inductanța L. Tensiunea de pe înfășurare se redresează cu puntea D_2 și se filtrează cu R_8 , C_1 , C_2 . Condensatorul C_2 filtrează frecvențele înalte. Tensiunea astfel obținută se aplică la pinul 15, Vcc. Rezistorul R_1 asigură tensiunea de alimentare necesară imediat după conectare, în vederea amorsării circuitului.

Pentru alegerea condensatorului de ieșire C_0 , trebuie să se țină cont de o serie de factori cum ar fi: riplul curentului la frecvența de comutație, riplul de curent de armonica a doua, valoarea tensiunii de ieșire V_2 , riplul tensiunii de ieșire și timpul de întrerupere. Ultimul factor este cel dominant și pentru proiectare se recomandă relația:

$$C_0 = \frac{2P_2 \Delta t}{V_2^2 - V_{2m}^2} \quad (5.19)$$

în care P_2 este puterea disipată de sarcină, Δt este timpul de întrerupere, iar V_{2m} este valoarea minimă acceptabilă a tensiunii de ieșire pe durata întreruperii.

Condensatorul C_1 de la intrarea de curent alternativ are rolul de a filtra armonicile de pe frecvențele de comutație.

5.3. PFC care utilizează comanda prin controlul timpului de conducție, cu comutație la curent zero prin inductor

Schema de principiu a circuitului corector al factorului de putere care utilizează tehnica timpului constant de conducție a tranzistorului comutator Q și comutație la curent zero prin inductanță este dată în Fig. 5.4. Ca și în cazul

anterior, circuitul de forță este un circuit ridicător. Funcționarea corectă a circuitului PFC presupune o tensiune de ieșire cu cel puțin 30V mai mare decât amplitudinea tensiunii rețelei de c. a. , adică :

$$V_2 \geq \sqrt{2}V_1 + 30 \quad (5.20)$$

Tranzistorul Q se comandă să conducă un timp t_{on} constant, după care se comandă blocarea sa până când se sesizează, cu traductorul de curent R_0 anularea curentului prin inductor, i_L . În acest moment, se dă o nouă comandă de conducție a tranzistorului Q după care funcționarea se repetă. Formele de undă corespunzătoare acestui mod de comandă sunt date în Fig. 5.5.

Să demonstrăm că, dacă timpul de conducție al tranzistorului Q este constant, atunci forma de undă a curentului i_d este practic sinusoidală și în fază cu tensiunea v_d . Presupunem că schema se găsește în ciclul k și că, pe durata acestuia, T_k , tensiunea de rețea este constantă și are valoarea :

$$v_{dk} = \sqrt{2}V_1 |\sin \omega t_k|, \quad t_k = \sum_{j=1}^{k-1} T_j + \frac{1}{2} T_k \quad (5.21)$$

Deoarece la începutul perioadei T_k , tranzistorul Q intră în conducție, neglijând căderea de tensiune pe tranzistor și pe R_0 :

$$v_{Lkon} = v_{dk} = \sqrt{2}V_1 |\sin \omega t_k| = L \frac{di_L}{dt}, \quad i_L = \frac{\sqrt{2}V_1}{L} |\sin \omega t_k| t \quad (5.22)$$

deoarece la începutul ciclului, $t = 0$, $i_L = 0$.

Vârful curentului prin inductor va fi:

$$I_{LK} = \frac{\sqrt{2}V_1}{L} t_{on} |\sin \omega t_k| \quad (5.23)$$

Deoarece variația curentului prin inductor este practic triunghiulară, curentul mediu prin inductor în ciclul k este:

$$I_{Lavr k} = \frac{I_{LK}}{2} = \frac{\sqrt{2}V_1}{2L} t_{on} |\sin \omega t_k| \quad (5.24)$$

Curentul la ieșirea punții redresoare este:

$$i_d = i_c + i_L \quad (5.25)$$

de unde, trecând la valori medii:

$$I_{davr} = I_{cavr} + I_{Lavr} = I_{Lavr} \quad (5.26)$$

Presupunând că, într-un ciclu k, curentul i_d este constant și egal cu valoarea sa medie, avem:

$$i_{dk} = I_{Lavr k} = \frac{\sqrt{2}V_1}{2L} t_{on} |\sin \omega t_k| \quad (5.27)$$

Așadar, curentul i_d va fi practic sinusoidal și în fază cu tensiunea v_d .

Timpul cât tranzistorul comutator Q este blocat nu este constant. În ciclul k, după blocarea tranzistorului, tensiunea la bornele inductorului L este:

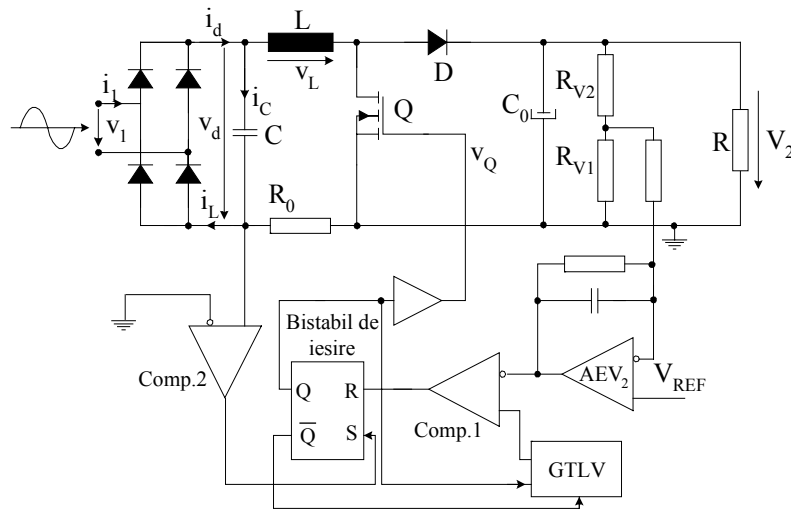


Fig. 5.4. Schema de principiu a circuitului PFC care folosește comanda cu timp constant de conducție a tranzistorului Q și comutația sa directă la curentul prin inductor.

$$v_{Lkoff} = L \frac{di_L}{dt} = -(V_2 - v_{dk}) = -(V_2 - \sqrt{2}V_1 |\sin \omega t_k|) \quad (5.28)$$

$$i_{Lk} = I_{Lk} - \frac{V_2 - \sqrt{2}V_1 |\sin \omega t_k|}{L} (t - t_{on}) \quad (5.29)$$

$$t_{offk} = \frac{LI_{Lk}}{V_2 - \sqrt{2}V_1 |\sin \omega t_k|}$$

Deci, în ciclul în care tensiunea de linie este mare, timpul t_{off} este și el mare și reciproc.

Dacă neglijăm randamentul convertorului și dacă presupunem curentul de linie sinusoidal:

$$i_1 = \sqrt{2}I_1 \sin \omega t \quad (5.30)$$

atunci între puterile de la intrare și ieșire va exista relația:

$$V_1 I_1 = P_2, \quad \sqrt{2} I_1 = \frac{\sqrt{2} P}{V_1} \quad (5.31)$$

Amplitudinea curentului de linie este jumătate din cel mai mare vârf al curentului prin inductor, care se obține atunci când $v_{dk} = \sqrt{2} V_1$, deci:

$$\sqrt{2} I_1 = \frac{1}{2} I_{LkM} = \frac{1}{2} \frac{\sqrt{2} V_1}{L} t_{on} \quad (5.32)$$

Din (5.31) și (5.32), rezultă că timpul de conducție se va calcula cu relația:

$$t_{on} = \frac{2LP_2}{V_1^2} \quad (5.33)$$

în care V_1 este valoarea efectivă a tensiunii rețelei de c.a.

Perioada unui ciclu de comutație este:

$$T_k = t_{on} + t_{offk} = t_{on} + \frac{LI_{Lk}}{V_2 - \sqrt{2} V_1 |\sin \omega t_k|} \quad (5.34)$$

Vârful curentului prin inductor se poate scrie:

$$I_{Lk} = 2i_{dk} = 2\sqrt{2} I_1 |\sin \omega t_k| = \frac{2\sqrt{2} P_2}{V_1} |\sin \omega t_k| \quad (5.35)$$

Ultima relație presupune, de asemenea, un randament unitar al convertorului. Introducând (5.35) în (5.34) și ținând cont și de (5.33), obținem:

$$\begin{aligned} T_k &= \frac{2LP_2}{V_1^2} + \frac{2\sqrt{2}LP_2}{V_1} \frac{|\sin \omega t_k|}{V_2 - \sqrt{2} V_1 |\sin \omega t_k|} = \\ &= 2LP_2 \left[\frac{1}{V_1^2} + \frac{|\sin \omega t_k|}{V_1 (V_2 - \sqrt{2} V_1 |\sin \omega t_k|)} \right] \end{aligned} \quad (5.36)$$

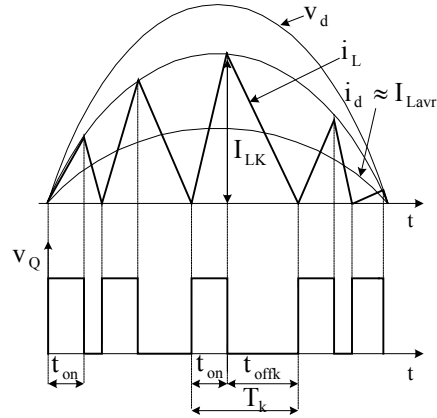


Fig. 5.5. Formele de undă care intervin la comanda PFC cu timp de conducție constant și comutație la curent zero.

Frecvența comutațiilor $f_k = \frac{1}{T_k}$ se schimbă de la un ciclu la altul și cea mai redusă frecvență trebuie să fie peste gama audio. Ca o primă aproximație, în multe aplicații se consideră frecvența de 30 kHz.

Din cele arătate mai sus rezultă că circuitul de comandă trebuie să genereze corespunzător durata t_{on} și să sesizeze anularea curentului prin inductor. În Fig. 5.4, sesizarea anulării curentului i_L se realizează folosind traductorul de curent R_0 și etajul comparator Comp. 2. În momentul în care $i_L = 0$, ieșirea comparatorului Comp.2 devine „1” logic, aceasta determinând pe de o parte, setarea bistabilului de ieșire, și pe de altă parte, prin ieșirea \bar{Q} a bistabilului, declanșarea rampei GTLV.

Durata t_{on} , dată de relația (5.33), este generată folosind comparatorul Comp.1 de la a cărui intrare neinversoare se aplică tensiunea în rampă, produsă de GTLV. La intrarea sa inversoare, se aplică tensiunea de la amplificatorul de eroare AEV_2 a buclei de reglare a tensiunii de ieșire V_2 . Timpul t_{on} se va modifica până când tensiunea V_2 va rămâne la o valoare fixă, prescrisă prin tensiunea V_{ref} . Dacă puterea la ieșire P_2 va crește, aceasta va avea ca efect scăderea tensiunii V_2 și deci creșterea tensiunii la ieșirea AEV_2 . Bascularea lui Comp.1 în „1” logic se va produce mai târziu, deci timpul t_{on} va crește, producând creșterea amplitudinii curentului i_1 , iar în final tensiunea V_2 va crește, revenind la valoarea prescrisă.

Circuitul va răspunde corespunzător și în cazul unor variații ale tensiunii de intrare V_1 . Să presupunem, de exemplu, că V_1 crește. Tensiunea V_2 va crește și, ca efect, tensiunea de la ieșirea AEV_2 va scădea. Printr-un proces similar celui descris anterior timpul t_{on} va scădea, amplitudinea curentului i_1 va scădea, conducând la revenirea tensiunii V_2 la valoarea prescrisă.

Bascularea bistabilului de ieșire în starea $Q = „0”$ logic va genera descărcarea condensatorului din GTLV și trecerea acestui circuit în starea de așteptare.

Avantajele acestui circuit PFC, care utilizează comanda cu t_{on} constant și comutație la curent zero prin inductor sunt:

- circuitul de comandă este mult mai simplu, necesitând o singură buclă de reglaj, nemaifiind necesare blocurile multiplicator și cvadrator;
- construcția traductorului de curent este puțin pretențioasă, fiind necesară doar sesizarea trecerii prin zero a curentului;
- valoarea inductanței L este redusă;
- dioda D comută invers, iar tranzistorul Q comută direct la curent zero.

Printre dezavantaje, menționăm:

- frecvența de comutație este variabilă;
- curentul maxim repetitiv prin inductor și prin tranzistorul comutator este dublul amplitudinii curentului de intrare ;
- comutația directă a diodei și, în special, comutația inversă a tranzistorului comutator se fac la curent ridicat;
- necesitatea unui condensator de intrare, care să reducă riplurile curentului de linie i_1 ;

Cu toate dezavantajele prezentate, simplitatea circuitului de comandă și, implicit, prețul redus au făcut ca acest tip de PFC să aibă o răspândire foarte mare. Au fost elaborate circuite integrate specializate pentru acest tip de comandă printre care amintim: Siemens TDA 4814, 4816, Unitrode UC 3852, Motorola MC 33261, 33262, SGS Thomson L 6560 etc.

Vom prezenta, în continuare integratul UC 3852 produs de firma Unitrode. În Fig. 5.6, este dată schema bloc a integratului împreună cu conectarea perifericelor pentru o funcționare normală. Ca și la integratul anterior, pentru alimentare, se folosesc o bobină cuplată magnetic cu inductorul L, dioda D_1 și condensatoarele C_4 și C_5 pentru joasă și înaltă frecvență. Pentru amorsarea schemei la punerea sub tensiune, s-a introdus rezistorul R_1 . Protecția contra tensiunii de alimentare reduse a integratului este asigurată de etajul comparator cu histerezis Comp.6, al cărui semnal de ieșire UVLO (undervoltage lockout) produce înhibarea etajului de ieșire. Comparatorul este cu histerezis, astfel că validarea funcționării are loc atunci când $V_{CC} = 16V$, iar înhibarea funcționării, atunci când $V_{CC} = 12V$. O diodă Zener internă limitează tensiunea la pinul 7, V_{CC} , la 33V.

Etajul generator de tensiune liniar variabilă (GTLV) a integratului este compus din tranzistoarele $Q_2 - Q_4$, amplificatorul A, care fixează potențialul pinului 3 la 5V, un bistabil R-S, porțile AND₂ și AND₃, comparatoarele Comp.4 și Comp.5 și tranzistorul Q_5 de descărcare al condensatorului. Comparatorul Comp.4 este folosit pentru a asigura descărcarea condensatorului C_6 al GTLV la 0,2V. Întrucât potențialul maxim la pinul 4 poate fi de 9V, rezultă o excursie maximă a tensiunii pe C_6 de 8,8V. Potențialul pinului 3 fiind de 5V, curentul de încărcare al condensatorului C_6 este:

$$I_{SET} = \frac{5}{R_3} [A] \quad (5.37)$$

Având și excursia maximă a tensiunii pe C_6 de 8,8V, rezultă că timpul maxim de conectare al tranzistorului Q este:

$$t_{onM} = \frac{8,8C_6}{I_{SET}} = \frac{8,8}{5} R_3 C_6 = \frac{R_3 C_6}{0,568} \quad (5.38)$$

Cu ajutorul comparatorului Comp.5 și al perifericelor R_3 și C_6 , se poate programa și frecvența maximă de comutație. Se observă că setarea

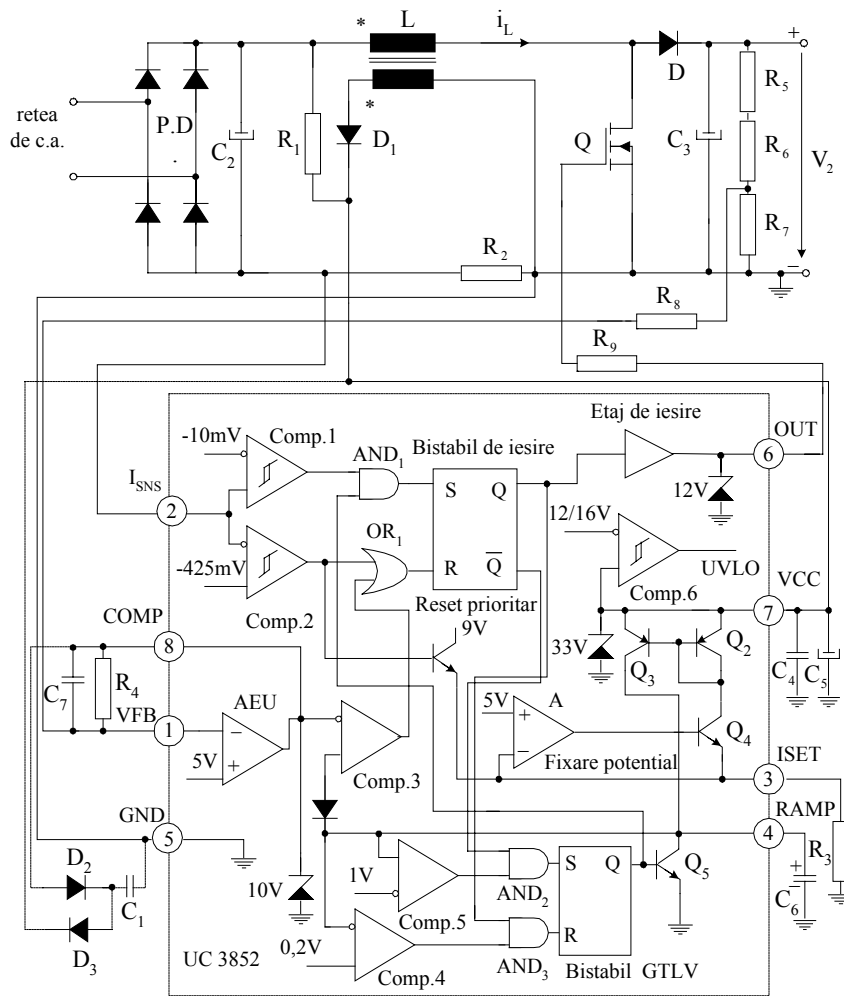


Fig. 5.6. Schema bloc a circuitului integrat UC 3852 împreună cu perifericele necesare și cu circuitul de forță al PFC.

bistabilului GTLV și, implicit, setarea bistabilului de ieșire nu sunt posibil decât dacă ieșirea Comp.5 este „1” logic, respectiv dacă tensiunea pe C_6 a

parcurs o excursie minimă de semnal de 0,8V (de la 0,2V la 1V). Deci, durata minimă dintre două comenzi de conectare a tranzistorului Q, respectiv durata minimă a unui ciclu sunt:

$$T_{km} = \frac{0,8}{5} R_3 C_6, \quad f_{kM} = \frac{6,25}{R_3 C_6} \quad (5.39)$$

La intrarea neinversoare a amplificatorului de eroare AEU al buclei de stabilizare a tensiunii de ieșire V_2 , se aplică tensiunea de referință de 5V. La intrarea inversoare, prin intermediul rezistorului R_8 , se aplică tensiunea de ieșire V_2 divizată prin intermediul traductorului de reacție $R_5 - R_7$. Perifericele R_4, C_7 realizează compensarea buclei de stabilizare. Timpul t_{on} , de menținere în conducție a tranzistorului Q, se fixează prin intermediul comparatorului Comp.3. La intrarea sa inversoare, se aplică tensiunea de la ieșirea AEU, iar la cea neinversoare, tensiunea de la GTLV, adică tensiunea de la bornele lui C_6 . Ieșirea comparatorului atacă poarta OR_1 , prin intermediul căreia se face resetarea bistabilului de ieșire.

Momentul anulării curentului i_L prin inductor este sesizat prin intermediul traductorului de curent R_2 și al comparatorului cu histerezis Comp1. În momentul în care potențialul pinului 2 devine zero, indicând anularea curentului i_L , comparatorul Comp. 1 basculează cu ieșirea în „1” logic și dacă bistabilul GTLV este setat, indicând conducția lui Q_5 și descărcarea lui C_6 până la 0,2V, atunci va fi validată poarta AND_1 și setat bistabilul de ieșire. Acesta este momentul intrării în conducție a tranzistorului Q, care primește tensiune de comandă de la etajul de ieșire prin intermediul rezistorului R_9 . Tensiunea de comandă este limitată printr-o diodă Zener internă la 12V. Bistabilul de ieșire are rolul de a evita dubbele pulsări în comanda lui Q.

Setarea bistabilului de ieșire produce validarea porții AND_3 dacă condensatorul C_6 se găsește descărcat la 0,2V. Prin aceasta, tranzistorul Q se va bloca, permițând încărcarea condensatorului C_6 . Când tensiunea pe acest condensator, care variază liniar în timp, devine egală cu tensiunea de la ieșirea AEU, se vor produce bascularea comparatorului Comp. 3, validarea porții OR_1 și, implicit resetarea bistabilului de ieșire. Aceasta va avea ca efect blocarea tranzistorului comutator Q în etajul de putere.

Integratul UC 3852 realizează și protecție la supracurent prin intermediul comparatorului cu histerezis Comp.2. Atunci când maximul curentului prin inductor I_{LpkM} satisface inegalitatea:

$$R_2 I_{LpkM} \geq 0,425V \quad (5.40)$$

comparatorul Comp. 2 va bascula cu ieșirea în „1” logic, producând resetarea bistabilului de ieșire, indiferent de starea în care se găsește circuitul, deoarece intrarea de „reset” este prioritară. Prin aceasta, se va bloca comanda

tranzistorului Q. Totodată, tranzistorul Q_1 se va satura, măbind potențialul pinului 3 de la 5V la 9V. Ca urmare, tranzistorul Q_4 se va bloca, anulând curentul de încărcare a lui C_6 . Resetarea bistabilului de ieșire va produce setarea bistabilului GTLV și descărcarea lui C_6 , care va rămâne astfel descărcat. Creșterea de potențial la pinul 3 poate fi sesizată de un circuit extern care să semnaleze depășirea curentului maxim.

În Fig. 5.6, a fost reprezentat cu linie întreruptă modul de conectare al unor periferice (C_1 , D_2 și D_3), care ar putea asigura pornirea lină a circuitului. Pe durata cât circuitul este deconectat, condensatorul C_1 se va descărca prin D_3 și rezistența integratului văzut între pinul 7 (V_{cc}) și masă. În momentul alimentării circuitului, C_1 fiind descărcat, dioda D_2 intră în conducție coborând potențialul de la ieșirea AEU. Aceasta va avea ca efect generarea unor curenți de intrare reduși și o creștere liniară a tensiunii V_2 pe măsura încărcării condensatorului C_1 . În momentul când tensiunea de la bornele lui C_1 depășește tensiunea normală de la ieșirea AEU, dioda D_2 devine polarizată invers și se va bloca, iar circuitul va intra în funcționare normală.

Etajul de ieșire al integratului poate suporta un vârf de curent de 1A și, deoarece tensiunea de comandă este limitată la 12V, pentru a nu depăși această valoare a curentului, se recomandă ca rezistența R_9 să fie de 12 ohmi.

Mai menționăm, la finalul acestei prezentări, că integratul poate fi folosit și pentru comanda unui circuit corector al factorului de putere, al cărui circuit de forță să fie un convertor fly-back.

5.4. PFC care utilizează comanda prin controlul cu histerezis al curentului absorbit

Acest tip de circuit corector al factorului de putere, prezentat în Fig.5.7 este în mare măsură similar cu circuitul care utilizează controlul valorii medii a curentului absorbit. Etajele care generează curentul de referință i_L^* sunt aceleași ca în Fig. 5.1 și, ca urmare, asupra justificării lor nu vom mai insista. Și circuitul de forță este același, fiind prezentă și bucla de reglaj a tensiunii de ieșire. Pentru a obține un semnal pozitiv proporțional cu curentul i_L , s-a utilizat un etaj inversor. Nu mai apar oscilatorul în dinți de ferăstrău, bucla de reglaj a curentului și blocul MID. În locul acestora, sunt folosite două comparatoare cu histerezis Comp.1 și Comp.2, un bistabil de comandă și un etaj de ieșire cu care se atacă grila tranzistorului comutator Q. Cele două comparatoare cu histerezis sunt blocurile specifice acestui procedeu de comandă. Astfel, comparatorul Comp.1 basculează în „1” logic când semnalul de la intrarea inversoare este mai mic cu o valoare ε decât semnalul de la intrarea neinversoare și în „0” logic când cele două semnale sunt egale. Comparatorul Comp.2 basculează cu

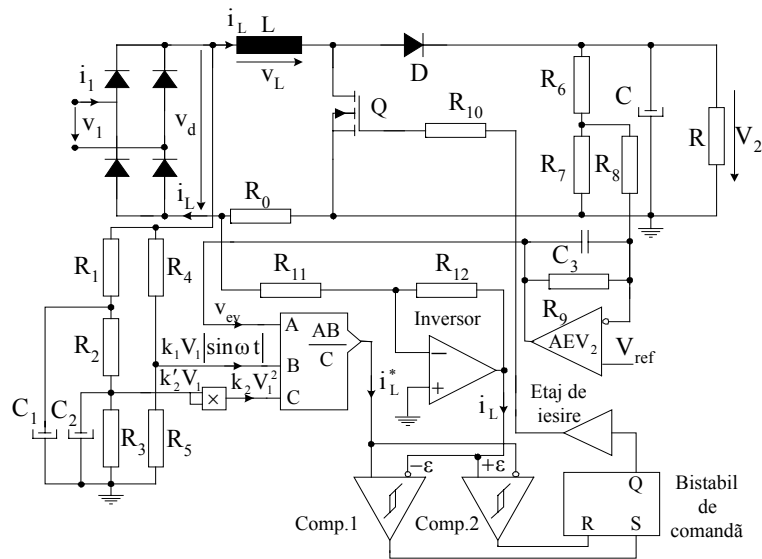


Fig. 5.7. Circuit corector al factorului de putere care utilizează comanda prin controlul cu histerzis al curentului absorbit.

ieșirea în „1” logic când potențialul de la intrarea neinversoare depășește cu valoarea ε potențialul de la intrarea inversoare și în „0” logic când cele două potențiale sunt egale.

Funcționarea circuitului poate fi ușor urmărită pe formele de undă din Fig. 5.8. Valoarea dorită a curentului prin inductor este de forma:

$$i_L^* = \sqrt{2}I|\sin \omega t| \quad (5.41)$$

acest curent fiind similar ca formă de undă cu tensiunea v_d , ceea ce determină un curent i_1 în fază cu tensiunea v_1 . Cele două comparatoare compară curentul real i_L cu cel prescris i_L^* . În momentul în care $i_L \leq i_L^* - \varepsilon$, vom avea $\text{Comp.1} = \text{„1”}$, $\text{Comp.2} = \text{„0”}$, bistabilul de comandă se va seta și tranzistorul comutator Q va intra în conducție. Ca urmare, curentul i_L va crește. Când $i_L \geq i_L^*$, ambele comparatoare sunt în „0”, iar când se ajunge la situația $i_L = i_L^* + \varepsilon$ basculează Comp.2 resetând bistabilul de comandă. Dioda D intră în conducție și, întrucât $V_2 > \sqrt{2}V_1$, curentul i_L începe să scadă până când din nou $i_L = i_L^* - \varepsilon$. În acest moment, $\text{Comp.1} = \text{„1”}$, bistabilul se setează din nou

și funcționarea se repetă. Curentul evoluează între două anvelope sinusoidale $i_L^* + \varepsilon$ și $i_L^* - \varepsilon$.

Cu cât histerezisul ε este mai mic, cu atât compensarea este mai de calitate, dar și frecvența de comutație este mai mare. Pentru a analiza frecvența cu care este comutat tranzistorul Q, presupunem că suntem în ciclul k de comutație, în care putem considera constantă tensiunea v_k la valoarea:

$$\begin{aligned} v_k &= \sqrt{2}V_1 |\sin \omega t_k| \\ t_k &= \sum_{j=1}^{k-1} T_j + \frac{1}{2} T_k \end{aligned} \quad (5.42)$$

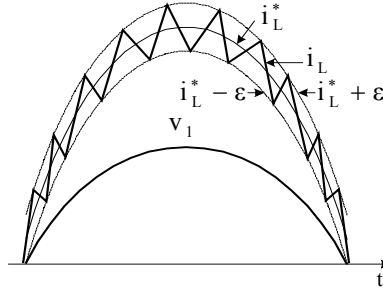


Fig. 5.8. Formele de undă ale mărimilor care intervin în controlul cu histerezis al curentului absorbit.

Cele două anvelope între care evoluează curentul sunt:

$$\sqrt{2}I |\sin \omega t_k| + \varepsilon, \quad \sqrt{2}I |\sin \omega t_k| - \varepsilon \quad (5.43)$$

Presupunând că tranzistorul Q se află în conducție:

$$\sqrt{2}V_1 |\sin \omega t_k| = L \frac{di_L}{dt}, \quad i_L = \sqrt{2}I_1 |\sin \omega t_k| - \varepsilon + \frac{\sqrt{2}V_1}{L} |\sin \omega t_k| t \quad (5.44)$$

Timpul de conducție al tranzistorului, t_{onk} , se determină din condiția

$t = t_{onk}$, $i_L = \sqrt{2}I_1 |\sin \omega t_k| + \varepsilon$, adică:

$$t_{onk} = \frac{2\varepsilon L}{\sqrt{2}V_1 |\sin \omega t_k|} \quad (5.45)$$

Cât timp tranzistorul este blocat, sunt valabile relațiile:

$$\begin{aligned} L \frac{di_L}{dt} &= -(V_2 - \sqrt{2}V_1 |\sin \omega t_k|) \\ i_L &= \sqrt{2}I_1 |\sin \omega t_k| + \varepsilon - \frac{V_2 - \sqrt{2}V_1 |\sin \omega t_k|}{L} (t - t_{onk}) \end{aligned} \quad (5.46)$$

Timpul de blocare a tranzistorului, t_{offk} , se determină din (5.46) impunând condițiile:

$$t = t_{onk} + t_{offk}, \quad i_L = \sqrt{2}I_1 |\sin \omega t_k| - \varepsilon \quad (5.47)$$

de unde se obține:

$$t_{offk} = \frac{2\varepsilon L}{V_2 - \sqrt{2}V_1|\sin \omega t_k|} \quad (5.48)$$

Frecvența de comutație este:

$$f_k = \frac{1}{t_{onk} + t_{offk}} = \frac{\sqrt{2}V_1 \sin \omega t_k (V_2 - \sqrt{2}V_1|\sin \omega t_k|)}{2\varepsilon L V_2} \quad (5.49)$$

Printre avantajele acestui procedeu de comandă, putem enumera:

- este necesară o singură buclă de reglare, schema de comandă pe ansamblu fiind de complexitate medie;
- curentul maxim prin inductor și tranzistor depășește cu puțin amplitudinea curentului de linie.

Printre dezavantaje, trebuie specificate următoarele:

- circuitul de comandă necesită un cvadrator și un multiplicator, care sunt blocuri pretențioase, de cost ridicat;
- frecvența de lucru nu este constantă;
- tranzistorul și dioda comută direct și invers la curenți de valori ridicate;
- traductorul de curent trebuie să fie realizat îngrijit.

În final, menționăm că, datorită simplității schemei de comandă și costului redus, în prezent, cel mai utilizat este circuit corector al factorului de putere, care folosește comanda prin controlul timpului de conducție, cu comutație la curent zero prin inductor. Urmează, datorită avantajelor ce le prezintă, circuitul corector al factorului de putere care utilizează comanda prin controlul valorii medii a curentului absorbit. Credem, de asemeni, că este semnificativ faptul că n-a fost integrat un circuit specializat pentru comanda cu histerezis a curentului absorbit.